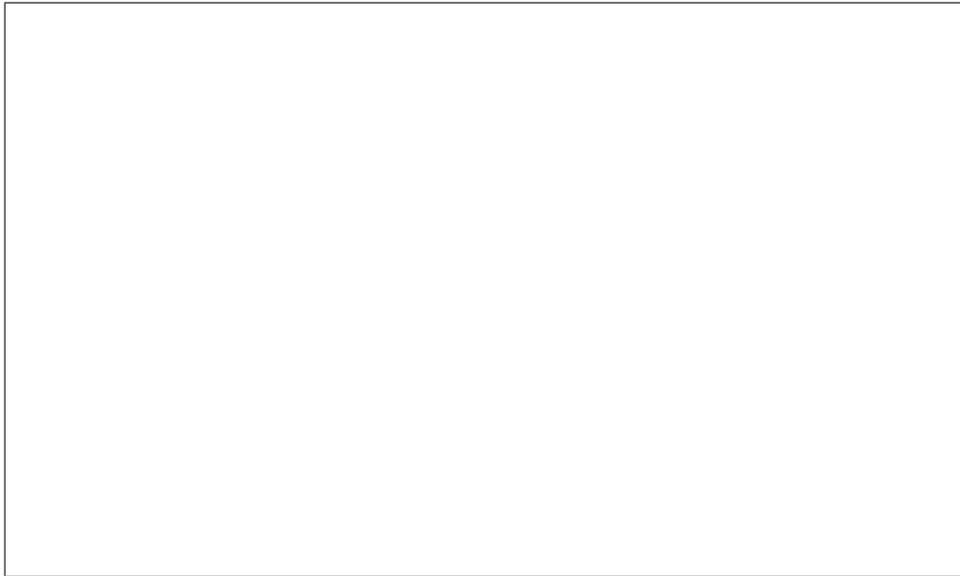


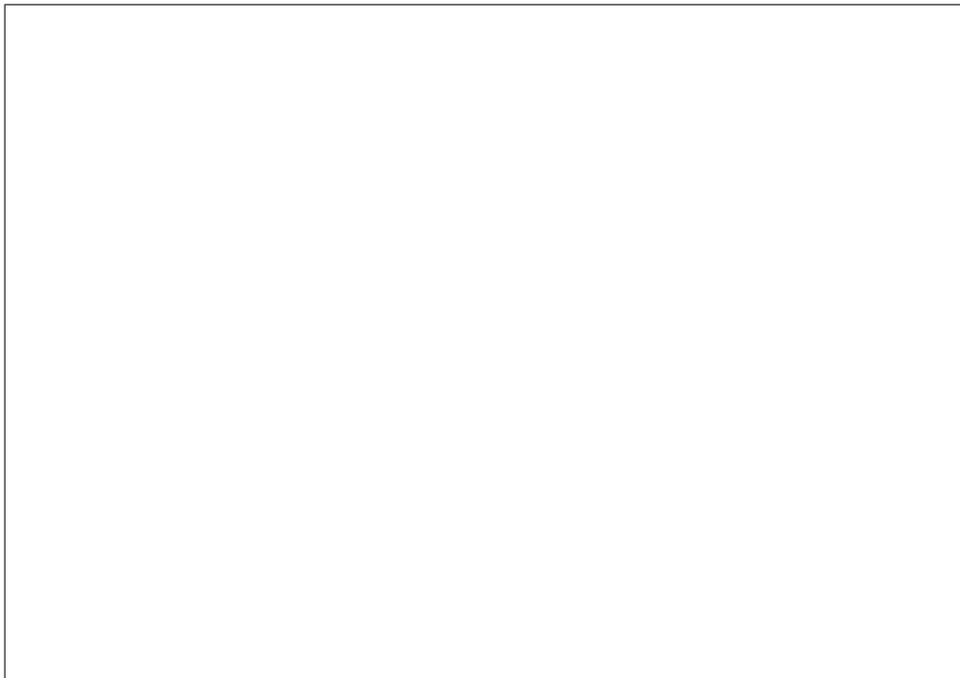
Compito di sistemi di elaborazione 16.01.2004

Esercizio 1 Disegnare il grafo di una macchina minima di **Mealy** a due ingressi che mette l'unica uscita ad 1 solamente se si è presentata una sequenza di 3 stati d'ingresso composta da due numeri pari seguiti da uno dispari o da due numeri dispari seguiti da uno pari (00 è considerato pari). Ad esempio, se si presentano le sequenze **00-10-11** oppure **11-01-00** la macchina dovrà porre l'uscita ad 1.



Esercizio 2 Si progetti un sistema con **PO-PC** di tipo **Mo-Me** che esegua le seguenti operazioni nel minor numero di passi con una **PO** contenente al più un **FA** e un **HA**, come reti aritmetiche. Si considerino N e M numeri interi rappresentati in complemento a 2.

$$\begin{array}{l} \text{cop}=0 \quad M^2 + A \rightarrow A \\ \text{cop}=1 \quad B - N + M \rightarrow B \end{array}$$



Esercizio 3 Sia dato un sistema con segmentazione su domanda che abbia la seguente tabella dei descrittori di segmento:

Selettore	Base	Limite	P	DPL
1	0101010001	1110	1	r
2	1100110000	1000	1	rx
3	1100110000	0100	0	rw
4	1001010100	1111	1	rw
...		...		

dove il bit *P* indica se il segmento é presente in memoria fisica, e il campo *DPL* specifica i diritti di accesso (*r* → lettura, *w* → scrittura, *x* → esecuzione).

Per ciascuno dei seguenti accessi alla memoria virtuale, dire quale indirizzo fisico é calcolato, nel caso non vengano sollevate eccezioni. Se viene sollevata un'eccezione, se ne specifichi il tipo.

	Tipo di Accesso	Selettore	Offset	IndirizzoFisico/Eccezione
a)	Letture	1	1011	
b)	Scrittura	1	1111	
c)	Salto	2	0010	
d)	Scrittura	2	0010	
e)	Scrittura	3	0010	
f)	Letture	4	1100	
g)	Salto	4	1101	

Esercizio 4 Si consideri una matrice 10x10 di numeri di 4 byte (memorizzati per righe a partire dall'indirizzo 100): qual é il contenuto del registro *EBX* quando si raggiunge l'etichetta *fine*?

		<i>ligne:</i>	<i>PUSHL ECX</i>
			<i>MOVB CL, \$0</i>
			<i>MOVL EDX, (EAX)</i>
		<i>derr:</i>	<i>CMPB CL, \$9</i>
			<i>JE fin_proc</i>
<i>ciclo:</i>	<i>CMPB CL, \$10</i>		<i>INCB CL</i>
	<i>JE fine</i>		<i>ADDL EAX, \$4</i>
	<i>CALL ligne</i>		<i>CMPL (EAX), EDX</i>
	<i>ADDL EBX, EDX</i>		<i>JGE derr</i>
	<i>INCB CL</i>		<i>MOVL EDX, (EAX)</i>
	<i>JMP ciclo</i>		<i>JMP derr</i>
<i>fine:</i>	<i>...</i>	<i>fin_proc:</i>	<i>ADDL EAX, \$4</i>
			<i>POPL ECX</i>
			<i>RET</i>