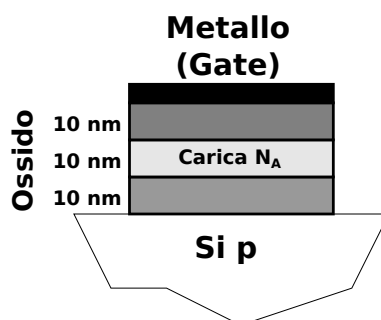


ESAME TELEMATICO DI DISPOSITIVI ELETTRONICI
9 Giugno 2021

Si consideri il condensatore MOS in figura, con substrato in silicio p ($N_A = 10^{16} \text{ cm}^{-3}$) e gate metallico ($\Phi_M = \Phi_S$). L'ossido è spesso 30 nm. Lo strato centrale evidenziato in figura, spesso 10 nm, ha una concentrazione di difetti, che formano degli stati accettori $N_A = 2 \times 10^{18} \text{ cm}^{-3}$ carichi negativamente. Il condensatore MOS è polarizzato alla soglia dell'inversione.



1) Determinare il campo elettrico nel silicio e nell'ossido ed eseguirne un grafico quotato. [10]

2) Determinare l'andamento del potenziale e la tensione di soglia. Confrontarla con la tensione di soglia che si avrebbe senza carica nell'ossido. [12]

Il condensatore MOS viene utilizzato per realizzare un transistor MOS (a tre terminali) con $W = 5L$, $\mu_n = 0.08 \text{ m}^2/\text{Vs}$. Il transistor viene polarizzato con $V_{GS} = V_{DS} = 2 \text{ V}$. 3) Determinare la corrente I_{DS} del transistor, con e senza la carica nell'ossido descritta nei punti 1 e 2. [8]

NOTA: stati trappola nell'ossido, capaci di immagazzinare e rilasciare elettroni, sono alla base delle memorie Flash.

SOLUZIONE

1) Calcoliamo:

$$C_{ox} = \frac{\epsilon_{ox}}{t_{ox}} = 1.15 \times 10^{-3} \text{ F/m}^2$$

$$\psi_B = \frac{kT}{q} \ln \frac{N_A}{n_i} = 0.347 \text{ V}$$

Per calcolare il campo elettrico, possiamo basarci sul teorema di Gauss. Il campo elettrico vale 0 all'estremo della regione di svuotamento $x = W(2\psi_B)$. Per $x = 0$:

$$\mathcal{E}(0) = -\frac{Q_{Si}}{\epsilon_{Si}}$$

$$\mathcal{E}(0) = -Q(2\psi_B)\epsilon_{Si} = \frac{\sqrt{2\epsilon_s q N_A 2\psi_B}}{\epsilon_{Si}}$$

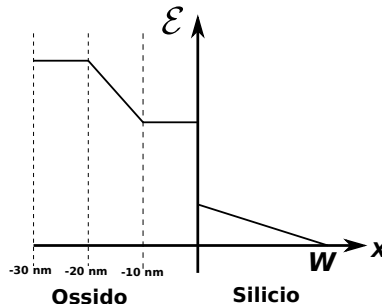
$$\mathcal{E}(0) = 4.59 \text{ MV/m}$$

Per $-10 \text{ nm} < x < 0$ siamo nell'ossido, e $\mathcal{E}_{ox} = \mathcal{E}_{Si} \frac{\epsilon_{Si}}{\epsilon_{ox}} = 14.02 \text{ MV/m}$. Tra -20 nm e -10 nm il campo elettrico varia (aumenta) linearmente per la presenza di carica distribuita $-qN_A$. Per $x = -20 \text{ nm}$ avremo:

$$\mathcal{E}(20 \text{ nm}) = -\frac{Q_{Si}(2\psi_B)}{\epsilon_{ox}} - \frac{Q_{ox}}{\epsilon_{ox}}$$

$$\mathcal{E}(20 \text{ nm}) = \frac{\sqrt{2\epsilon_s q N_A 2\psi_B}}{\epsilon_{ox}} + \frac{qN_A 10 \text{ nm}}{\epsilon_{ox}} = 106.80 \text{ MV/m}$$

Il campo elettrico rimane costante e pari a 106.80 MV/m per $-30 \text{ nm} < x < -20 \text{ nm}$. Il grafico del campo elettrico risulta:



2) La tensione di gate si può in generale scrivere come (*Source* o *Bulk*):

$$V_{GS} = V_{ox} + V_{Si} \quad (1)$$

In questo caso, $V_{Si} = 2\psi_B$ (siamo alla soglia dell'inversione), mentre V_{ox} è la somma dei tre contributi $V_{ox} = V_{-30,-20} + V_{-20,-10} + V_{-10,0}$. Tra -30 e -20 nm, e tra -10 nm e 0, il campo elettrico è costante, quindi il potenziale varia linearmente. La caduta totale si può calcolare come:

$$\begin{aligned} V_{-10,0} &= \mathcal{E}(0) \times 10 \text{ nm} = 0.14 \text{ V} \\ V_{-30,-20} &= \mathcal{E}(-20 \text{ nm}) \times 10 \text{ nm} = 1.07 \text{ V} \end{aligned}$$

Tra -20 e -10 nm abbiamo una carica distribuita costante, quindi il campo elettrico è lineare e varia come $\frac{qN_A}{\epsilon_{ox}}x$, e il potenziale varia come una parabola $\frac{qN_A}{\epsilon_{ox}}\frac{x^2}{2}$. Calcoliamo la caduta totale:

$$V_{-20,-10} = \frac{qN_A}{\epsilon_{ox}} \frac{(10 \text{ nm})^2}{2} = 0.46 \text{ V} \quad (2)$$

Quindi la caduta di tensione totale alla soglia dell'inversione (cioè la tensione di soglia) risulta:

$$\begin{aligned} V_{GS} &= 0.14 + 1.07 + 0.46 + 2 \times 0.347 = 2.37 \text{ V} \\ V_{TH} &= 2.37 \text{ V} \end{aligned}$$

Nel caso non ci fosse la carica distribuita nell'ossido avremo la tensione di soglia ideale, standard:

$$V_{TH} = \frac{\sqrt{2\epsilon_s q N_A 2\psi_B}}{C_{ox}} + 2\psi_B = 1.13 \text{ V} \quad (3)$$

3) Senza carica nell'ossido avremo $V_{TH} = 1.13 \text{ V}$, e quindi per $V_{GS} = V_{DS} = 2 \text{ V}$ il transistor è in saturazione:

$$I_{DS} = \frac{\mu_n C_{ox} W}{2L} (V_{GS} - V_{TH})^2 = 0.17 \text{ mA} \quad (4)$$

Se c'è carica nell'ossido, avremo $V_{TH} = 2.37 \text{ V}$, quindi $V_{GS} < V_{TH}$: il transistor è interdetto, e la corrente $I_{DS} = 0$.