

DE e DTE: PROVA SCRITTA DEL 8 Gennaio 2016

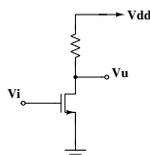
ESERCIZIO 1 (DE,DTE)

Un diodo pn è caratterizzato da: $S = 1 \text{ mm}^2$, $N_A = 10^{16} \text{ cm}^{-3}$, $N_D = 10^{16} \text{ cm}^{-3}$, $\mu_n = 0.1 \text{ m}^2/\text{Vs}$, $\mu_p = 0.04 \text{ m}^2/\text{Vs}$, $\tau_n = 10^{-5} \text{ S}$ (nella zona p), $\tau_p = 10^{-7}$ (nella zona n). Il diodo è polarizzato con $V = 0.5 \text{ V}$.

- 1) Verificare la condizione di bassa iniezione e calcolare la corrente del diodo. [3]
- 2) Determinare il campo elettrico per $x = 50 \mu\text{m}$ (trascurare l'ampiezza della regione di svuotamento).[3]
- 3) Determinare il campo elettrico per $x = -50 \mu\text{m}$ (trascurare l'ampiezza della regione di svuotamento).[4]

ESERCIZIO 2 (DE,DTE)

Un transistor $n\text{MOS}$ ha il gate in polisilicio di tipo p^+ , $N_A = 10^{16} \text{ cm}^{-3}$, $\mu_n = 800 \text{ cm}^2/\text{Vs}$ a temperatura ambiente (300 K), $W=10\mu\text{m}$, $L=1 \mu\text{m}$.



- 1) Calcolare lo spessore dell'ossido affinché la tensione di soglia sia pari a 1.5 V, a temperatura ambiente.[2]
- 2) Il circuito si trova ad operare ad una temperatura di circa 120^0 C (considerare 400 K). Calcolare la tensione di soglia per $T = 400 \text{ K}$. SUGGERIMENTO: calcolare tutti i parametri (n_i , ψ_B , ...) per $T = 400 \text{ K}$. [4]
- 3) Per il circuito in figura si consideri $V_i = V_{GS} = 5 \text{ V}$, $V_{DD} = 5 \text{ V}$, $R = 10 \text{ k}\Omega$. La mobilità μ_n dipende dalla temperatura come $T^{\frac{3}{2}}$. Supponendo il transistor in zona lineare, calcolare la tensione di uscita a temperatura ambiente e a $T = 400 \text{ K}$. [4]

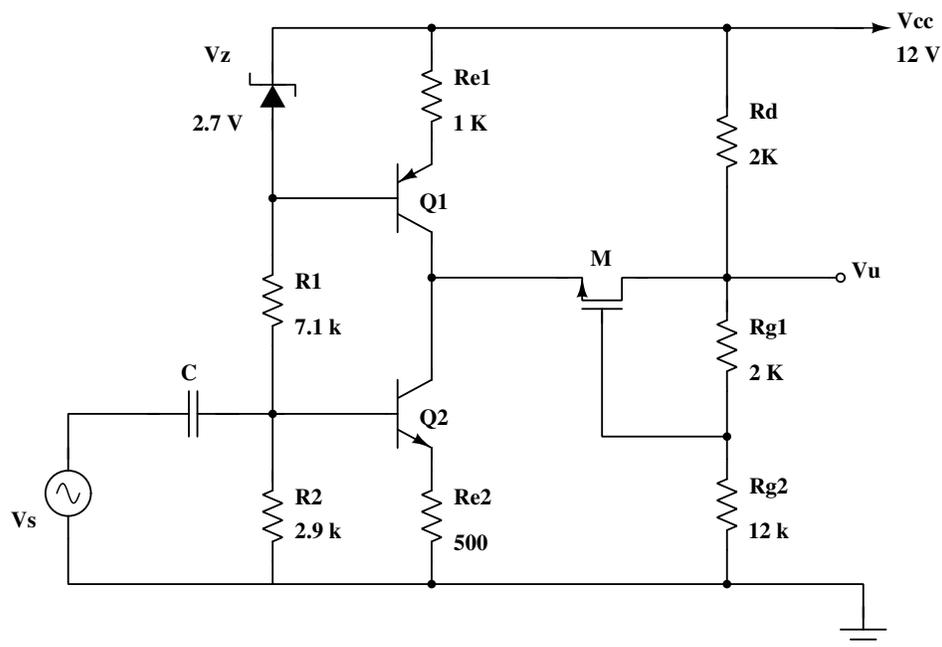
ESERCIZIO 3 (DTE)

- 1) Descrivere il processo LOCOS e disegnare le maschere per la fabbricazione di un transistor $p\text{-MOS}$, con $W = 3L$. [5]
- 2) Descrivere il breakdown della giunzione drain/substrato. Descrivere inoltre come si modifica il processo LOCOS per la realizzazione degli LDD. [5]

ESERCIZIO 4 (DE)

Nel circuito in figura, Q_1 e Q_2 sono transistori bipolari con $\beta_{f\text{minimo}} = 300$, M è un transistore $n\text{MOS}$ con $V_{TH} = 1\text{ V}$, $t_{ox} = 30\text{ nm}$, $\mu_n = 0.1\text{ m}^2/\text{Vs}$, $W/L = 35$.

1) La base del transistore n^+pn non può essere fatta più corta di $5\text{ }\mu\text{m}$, e la mobilità dei portatori minoritari è pari a $\mu_n = 0.1\text{ m}^2/\text{Vs}$. Determinare il tempo di vita medio dei portatori minoritari necessario per soddisfare la specifica indicata.[3]



2) Calcolare il punto di riposo dei transistori.[5]

3) Determinare il valore minimo di R_{g2} che consente di polarizzare correttamente il transistore MOS.[2]

ESERCIZIO 1 (DE,DTE) Un diodo pn è caratterizzato da: $S = 1 \text{ mm}^2$, $N_A = 10^{16} \text{ cm}^{-3}$, $N_D = 10^{16} \text{ cm}^{-3}$, $\mu_n = 0.1 \text{ m}^2/\text{Vs}$, $\mu_p = 0.04 \text{ m}^2/\text{Vs}$, $\tau_n = 10^{-5} \text{ s}$ (nella zona p), $\tau_p = 10^{-7} \text{ s}$ (nella zona n). Il diodo è polarizzato con $V = 0.5 \text{ V}$.

1) Verificare la condizione di bassa iniezione e calcolare la corrente del diodo. [3]

2) Determinare il campo elettrico per $x = 50 \text{ }\mu\text{m}$ (trascurare l'ampiezza della regione di svuotamento).[3]

3) Determinare il campo elettrico per $x = -50 \text{ }\mu\text{m}$ (trascurare l'ampiezza della regione di svuotamento).[4]

SOLUZIONE 1

1) Calcoliamo i vari parametri:

$$D_n = \frac{kT}{q} \mu_n = 2.59 \times 10^{-3} \text{ m}^2\text{s}$$

$$D_p = \frac{kT}{q} \mu_p = 1.04 \times 10^{-3} \text{ m}^2\text{s}$$

$$L_n = \sqrt{D_n \tau_n} = 160.9 \text{ }\mu\text{m}$$

$$L_p = \sqrt{D_p \tau_p} = 10.18 \text{ }\mu\text{m}$$

Verifichiamo la bassa iniezione, sia per le lacune che per gli elettroni:

$$\delta_p(0) = \frac{n_i^2}{N_D} \left(e^{\frac{V}{V_T}} - 1 \right) = 5.45 \times 10^{18} \text{ m}^{-3}$$

$$\delta_n(0) = \delta_p(0)$$

e quindi avremo che $\delta_p(0) < N_D$ e $\delta_p(0) > p_{n0} = \frac{n_i^2}{N_D}$, e lo stesso per $\delta_n(0)$. La corrente risulta:

$$I = qS \left(\frac{D_p}{L_p} \frac{n_i^2}{N_D} + \frac{D_n}{L_n} \frac{n_i^2}{N_A} \right) \left(e^{\frac{V}{V_T}} - 1 \right) = 0.1 \text{ mA} \quad (1)$$

2) La lunghezza di diffusione delle lacune nella parte n è pari a $10.18 \text{ }\mu\text{m}$, quindi il profilo di portatori minoritari iniettati è praticamente nullo per

$x = 50 \mu\text{m}$, che è una distanza pari a circa $5L_p$. Dunque la corrente è dovuta totalmente al trascinamento degli elettroni $n = N_D$:

$$I = Sq\mu_n n \mathcal{E}$$

$$\mathcal{E} = \frac{I}{q\mu_n N_D} = 0.624 \quad \text{V/m}$$

3) Nel caso di $x = -50 \mu\text{m}$, invece, la componente diffusiva dovuta agli elettroni (minoritari) iniettati nella parte p è ancora presente. A questa si aggiunge la componente diffusiva dovuta al profilo dell'eccesso dei portatori maggioritari, che nell'approssimazione di quasi-neutralità coincide con quello dei portatori minoritari:

$$\delta_n(x) = \delta_n(0)e^{\frac{x}{L_n}} = \frac{n_i^2}{N_A} \left(e^{\frac{V}{V_T}} - 1 \right) e^{\frac{x}{L_n}}$$

$$\delta_p(x) = \delta_n(0)e^{\frac{x}{L_n}} = \frac{n_i^2}{N_A} \left(e^{\frac{V}{V_T}} - 1 \right) e^{\frac{x}{L_n}}$$

$$I_{diffusione}(x) = qSD_n \frac{d\delta_n(x)}{dx} - qSD_p \frac{d\delta_p(x)}{dx} = qSD_n - D_p \frac{d\delta_n(x)}{dx}$$

$$I_{diffusione}(x) = qS \frac{D_n - D_p}{L_n} \frac{n_i^2}{N_A} \left(e^{\frac{V}{V_T}} - 1 \right) e^{\frac{x}{L_n}}$$

$$I_{diffusione}(-50\mu\text{m}) = 6.16 \times 10^{-6} \quad \text{A}$$

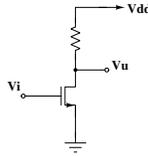
Quindi avremo:

$$I_{drift}(-50\mu\text{m}) = I - I_{diffusione}(-50\mu\text{m}) = 9.38 \times 10^{-5} \quad \text{A}$$

$$\mathcal{E}(-\nabla V \mu\text{m}) = \frac{I_{drift}(-50\mu\text{m})}{q\mu_p N_A} = 1.46 \quad \text{V/m}$$

ESERCIZIO 2 (DE,DTE) Un transistor $n\text{MOS}$ ha il gate in polisilicio di tipo p^+ , $N_A = 10^{16} \text{ cm}^{-3}$, $\mu_n = 800 \text{ cm}^2/\text{Vs}$ a temperatura ambiente (300 K), $W = 10 \mu\text{m}$, $L = 1 \mu\text{m}$, $t_{ox} = 100 \text{ \AA}$. Calcolare il spessore dell'ossido affinché la tensione di soglia sia pari a 1.5 V, a temperatura ambiente.[2]

2) Il circuito si trova ad operare ad una temperatura di circa 120°C (considerare 400 K). Calcolare la tensione di soglia per $T = 400 \text{ K}$. SUGGERIMENTO: calcolare tutti i parametri (n_i , ψ_B , ...) per $T = 400 \text{ K}$. [4]



3) Per il circuito in figura si consideri $V_i = V_{GS} = 5 \text{ V}$, $V_{DD} = 5 \text{ V}$, $R = 10 \text{ k}\Omega$. La mobilità μ_n dipende dalla temperatura come $T^{\frac{3}{2}}$. Supponendo il transistor in zona lineare, calcolare la tensione di uscita a temperatura ambiente e a $T = 400 \text{ K}$. [4]

SOLUZIONE 2

1) Calcoliamo i vari parametri:

$$\psi_B = \frac{kT}{q} \ln \left(\frac{N_A}{n_i} \right) = 0.347 \text{ V}$$

$$\Phi_{MS} = \frac{E_g}{2q} - \psi_B = 0.193 \text{ V}$$

dove Φ_{MS} è positiva, poichè il gate è di tipo p^+ . Avremo:

$$V_{TH} = \frac{\sqrt{2\epsilon_s q N_A 2\psi_B}}{C_{ox}} + 2\psi_B + \Phi_{MS} \quad (2)$$

e quindi:

$$C_{ox} = \frac{\sqrt{2\epsilon_s q N_A 2\psi_B}}{V_{TH} - 2\psi_B - \Phi_{MS}} = 7.90 \times 10^{-4} \text{ F/m}^2 \quad (3)$$

e quindi:

$$t_{ox} = \frac{\epsilon_{ox}}{C_{ox}} = 44 \text{ nm} \quad (4)$$

2) Guardiamo prima i parametri che è necessario calcolare a 400 K. La concentrazione di portatori in un semiconduttore drogato è costante in tutto l'intervallo di temperature di svuotamento. Dato il drogaggio non eccessivo (10^{16} cm^{-3}), la concentrazione di lacune $p = N_A > n_i(400)$. Verifichiamolo

(il calcolo di n_i è comunque necessario:

$$\begin{aligned}
 n_i &= \sqrt{N_C N_V} e^{-\frac{E_g}{2kT}} \\
 N_C(400) &= N_C(300) \left(\frac{400}{300}\right)^{\frac{3}{2}} = 2.8 \times 10^{25} \left(\frac{400}{300}\right)^{\frac{3}{2}} = 4.31 \times 10^{25} \text{ m}^{-3} \\
 N_V(400) &= N_C(300) \left(\frac{400}{300}\right)^{\frac{3}{2}} = 1 \times 10^{25} \left(\frac{400}{300}\right)^{\frac{3}{2}} = 1.54 \times 10^{25} \text{ m}^{-3} \\
 \frac{kT=400}{q} &= \frac{\frac{kT=300}{q}(400}{300)} = 0.0345 \\
 n_i(400) &= 4.1 \times 10^{18} \text{ m}^{-3}
 \end{aligned}$$

Quindi $n_i < N_A = 10^{22} \text{ m}^{-3}$. Essenzialmente la temperatura agisce sulla V_{TH} attraverso ψ_B (e Φ_{MS}), cioè V_{TH} dipende dalla posizione del livello di Fermi, che varia con T :

$$\begin{aligned}
 \psi_B(400 \text{ K}) &= \frac{kT=400}{q} \ln\left(\frac{N_A}{n_i(400)}\right) = 0.269 \text{ V} \\
 \Phi_{MS} &= \frac{E_g}{2q} - \psi_B = 0.271 \text{ V}
 \end{aligned}$$

e quindi:

$$V_{TH}(400 \text{ K}) = \frac{\sqrt{2\epsilon_s q N_A 2\psi_B}}{C_{ox}} + 2\psi_B + \Phi_{MS} = 1.35 \text{ V} \quad (5)$$

3) Il transistor, in zona lineare, si comporta come un resistore. A temperatura ambiente avremo:

$$\begin{aligned}
 R_D &= \frac{1}{\mu_n C_o x \frac{W}{L} (V_{GS} - V_{TH})} = 452 \text{ } \Omega \\
 V_u &= V_{CC} \frac{R_D}{R_D + R} = 0.22 \text{ V}
 \end{aligned}$$

A $T = 400 \text{ K}$ dobbiamo considerare la $V_{TH}(400)$ e la mobilità $\tilde{\mu}$:

$$\begin{aligned}
 \mu_n(400 \text{ K}) &= 0.08 \times \left(\frac{400}{300}\right)^{\frac{3}{2}} = 0.123 \text{ m}^2/\text{Vm} \\
 R_D &= \frac{1}{\mu_n C_o x \frac{W}{L} (V_{GS} - V_{TH})} = 281 \text{ } \Omega \\
 V_u &= V_{CC} \frac{R_D}{R_D + R} = 0.14 \text{ V}
 \end{aligned}$$

ESERCIZIO 3 (DTE)

1) Descrivere il processo LOCOS e disegnare le maschere per la fabbricazione di un transistor p -MOS, con $W = 3L$. [5]

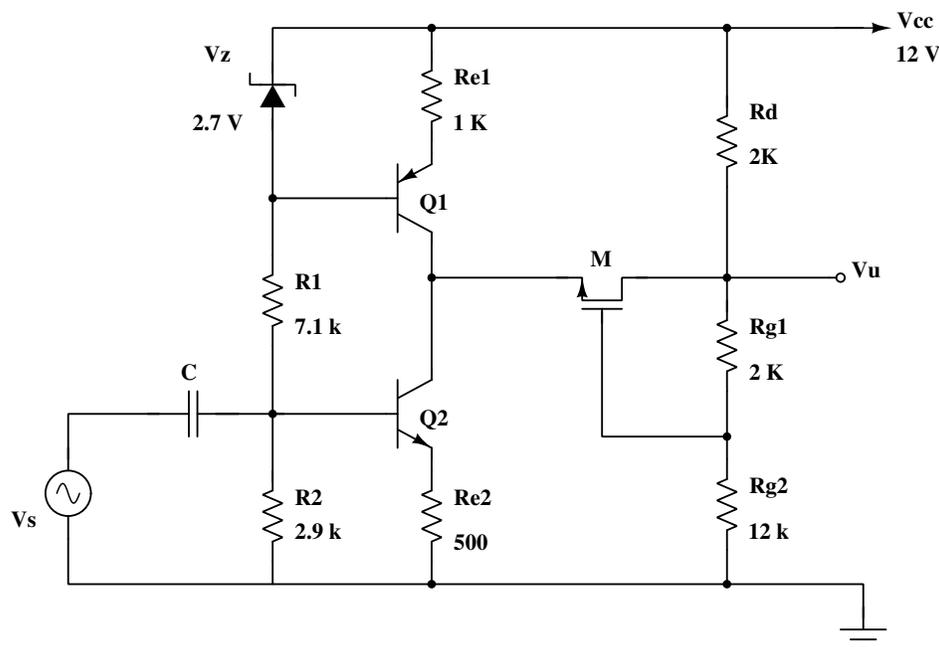
2) Descrivere il breakdown della giunzione drain/substrato. Descrivere inoltre come si modifica il processo LOCOS per la realizzazione degli LDD. [5]

SOLUZIONE 3

1) e 2) Si rimanda alla dispensa del Prof. Diligenti.

ESERCIZIO 4 (DE) Nel circuito in figura, Q_1 e Q_2 sono transistori bipolari con $\beta_{fminimo} = 300$, M è un transistor n MOS con $V_{TH} = 1$ V, $t_{ox} = 30$ nm, $\mu_n = 0.1$ m²/Vs, $W/L = 35$.

1) La base del transistor n^+pn non può essere fatta più corta di $5 \mu\text{m}$, e la mobilità dei portatori minoritari è pari a $\mu_n = 0.1$ m²/Vs. Determinare il tempo di vita medio dei portatori minoritari necessario per soddisfare la specifica indicata. [3]



2) Calcolare il punto di riposo dei transistori. [5]

3) Determinare il valore minimo di R_{g2} che consente di polarizzare correttamente il transistor MOS.[2]

SOLUZIONE 4

1) Possiamo esprimere il β_f in funzione del tempo di transito e del tempo di vita medio:

$$\beta_f = \frac{\tau_n}{\tau_t} \quad (6)$$

Il tempo di transito τ_t dipende dal coefficiente di diffusione $D_n = \frac{kT}{q} \mu_n = 2.59 \times 10^{-3} \text{ m}^2/\text{s}$ e dalla lunghezza effettiva di base. Considerando la lunghezza metallurgica minima ottenibile di $5 \text{ }\mu\text{m}$, come indicato nel testo, otteniamo:

$$\tau_t = \frac{W^2}{2D_n} = 4.83 \times 10^{-9} \text{ s} \quad (7)$$

e quindi il tempo di vita medio deve essere superiore a:

$$\tau_n > 300 \times \tau_t = 1.5 \times 10^{-6} \text{ s} \quad (8)$$

2) Avremo:

$$\begin{aligned} V_{B1} &= 9.3 \text{ V} \\ V_{E1} &= 10 \text{ V} \\ I_{E1} &= \frac{12 - 10}{1} = 2 \text{ mA} \\ V_{B2} &= 10.3 \frac{R_2}{R_1 + R_2} = 2.7 \text{ V} \\ V_{E2} &= 2 \text{ V} \\ I_{E2} &= \frac{2}{0.5} = 4 \text{ mA} \end{aligned}$$

Quindi $I_{DS1} = 2 \text{ mA}$. Determiniamo la tensione di gate:

$$\begin{aligned} V_{CC} &= I_{DS} R_D + I (R_D + R_{G1} + R_{G2}) \\ I &= \frac{V_{CC} - I_{DS} R_D}{R_D + R_{G1} + R_{G2}} = 0.5 \text{ mA} \end{aligned}$$

Quindi $V_G = IR_{G2} = 6$ V. Da ciò segue:

$$I_{DS} = \frac{\mu_n C_{ox} W}{2 L} (V_{GS} - V_{TH})^2$$

$$C_{ox} = \frac{\epsilon_{ox}}{t_{ox}} = 1.15 \times 10^{-3} \text{ F/m}^2$$

$$V_{GS} - V_{TH} = \sqrt{\frac{2I_{DS}}{\mu_n C_{ox} \frac{W}{L}}} = 1 \text{ V}$$

Quindi $V_{GS} = 2$ V, $V_S = V_{C2} = V_{C1} = 4$ V. Avremo dunque $V_u = 12 - 2.5R_D = 7$ V, e quindi $V_{DS} = 3$ V $>$ $V_{GS} - V_{TH}$. Per Q_2 avremo che $I_{R1R2} = 9.7/10 = 0.97$ mA $>$ $4/300 = 13$ μ A, quindi il partitore pesante è verificato. Riassumendo:

$$I_{DS} = 2 \text{ mA}$$

$$V_{GS} = 2 \text{ V}$$

$$V_{DS} = 3 \text{ V}$$

$$I_{C1} \simeq I_{E1} = 2 \text{ mA}$$

$$I_{B1 \text{ max}} = \frac{I_{C1}}{\beta_{fmin}} = 6.7 \text{ } \mu\text{A}$$

$$V_{EB1} \simeq V_\gamma = 0.7 \text{ V}$$

$$V_{EC1} = 10 - 4 = 6 \text{ V}$$

$$I_{C2} \simeq I_{E2} = 4 \text{ mA}$$

$$I_{B2 \text{ max}} = \frac{I_{C2}}{\beta_{fmin}} = 13 \text{ } \mu\text{A}$$

$$V_{BE2} \simeq V_\gamma = 0.7 \text{ V}$$

$$V_{CE2} = 4 - 2 = 2 \text{ V}$$

Quindi tutti i transistori risultano correttamente polarizzati.

3) Per polarizzare correttamente il MOS dobbiamo avere innanzitutto $V_{GS} > V_{TH} = 1$ V. Avremo che $V_S = V_{C2}$, e per polarizzare correttamente Q_2

dovrà essere $V_{C2} > V_{E2} + V_{\gamma} = 2.7 \text{ V}$. Quindi la tensione di gate dovrà essere maggiore di 3.7 V , $V_{Gmin} = 2.7 \text{ V}$. Avremo:

$$\begin{aligned}
 I &= \frac{V_{Gmin}}{R_{G2}} \\
 V_{CC} &= I_{DS}R_D + \frac{V_{Gmin}}{R_{G2}} (R_D + R_{G1} + R_{G2}) \\
 \frac{R_D + R_{G1} + R_{G2}}{R_{G2}} &= \frac{V_{CC} - I_{DS}R_D}{V_{Gmin}} = 2.96 \\
 R_D + R_{G1} &= 2.96R_{G2} \\
 R_{G2} &= 1.35 \text{ k}\Omega
 \end{aligned}$$

Controlliamo che il MOS sia in saturazione con il valore limite $R_{G2} = 1.35 \text{ k}\Omega$:

$$I = \frac{V_{CC} - I_{DS}R_D}{R_D + R_{G1} + R_{G2}} = 1.49 \text{ mA} \quad (9)$$

Avremo dunque $V_u = 12 - 2.5R_D = 5.02 \text{ V}$, e quindi $V_{DS} = 2.2 \text{ V} > V_{GS} - V_{TH}$.