

LABORATORIO ELETTRONICA DIGITALE:	01_09_B	Data: 26/05/2009
Nome	SOLUZIONE	Esito:
Tempo a disposizione:	1 ora	

TEMA

Si consideri la porta NOR CMOS realizzata in tecnologia "ED", il cui schema elettrico è riportato in figura. Si richiede di completare la scheda con i risultati ottenuti dalle opportune simulazioni effettuate. Si ritengano trascurabili, almeno in prima approssimazione, le capacità associate alle diffusioni di source e drain.

	<p>a. Analisi statica a vuoto: si consideri l'ingresso A, mantenendo l'ingresso B nello stato neutro per la porta.</p> <table border="1" style="width: 100%; border-collapse: collapse;"> <tr> <td>V_{IL}</td> <td>2.117 V</td> </tr> <tr> <td>V_{IH}</td> <td>3.046 V</td> </tr> <tr> <td>V_{OL}</td> <td>349 mV</td> </tr> <tr> <td>V_{OH}</td> <td>4.579 V</td> </tr> </table> <p>b. Analisi statica a carico: si considerino in ingresso i livelli elettrici pieni (0 e 5 V).</p> <table border="1" style="width: 100%; border-collapse: collapse;"> <tr> <td>$V_{OLmax} @ I_{OL} = 1 \text{ mA}$</td> <td>673 mV</td> </tr> <tr> <td>$V_{OHmin} @ I_{OH} = 1 \text{ mA}$</td> <td>3.949 V</td> </tr> </table>	V_{IL}	2.117 V	V_{IH}	3.046 V	V_{OL}	349 mV	V_{OH}	4.579 V	$V_{OLmax} @ I_{OL} = 1 \text{ mA}$	673 mV	$V_{OHmin} @ I_{OH} = 1 \text{ mA}$	3.949 V
V_{IL}	2.117 V												
V_{IH}	3.046 V												
V_{OL}	349 mV												
V_{OH}	4.579 V												
$V_{OLmax} @ I_{OL} = 1 \text{ mA}$	673 mV												
$V_{OHmin} @ I_{OH} = 1 \text{ mA}$	3.949 V												
<p>c. Analisi dinamica: si colleghi una capacità $C_L = 0.6 \text{ pF}$ in uscita. Si faccia variare il segnale d'ingresso A tra 0 e 5 V con tempi di salita e discesa uguali e pari a 600 ps, mantenendo l'altro ingresso nello stato neutro per la porta. Valutare i tempi di propagazione t_{pHL}, t_{pLH} e l'energia E fornita dall'alimentatore a seguito di una commutazione in discesa del segnale d'ingresso.</p> <table border="1" style="width: 100%; border-collapse: collapse;"> <tr> <td>$t_{pHL} (C_L = 0.6 \text{ pF})$</td> <td>661 ps</td> </tr> <tr> <td>$t_{pLH} (C_L = 0.6 \text{ pF})$</td> <td>890 ps</td> </tr> <tr> <td>$E (C_L = 0.6 \text{ pF})$</td> <td>17.3 pJ</td> </tr> </table>	$t_{pHL} (C_L = 0.6 \text{ pF})$	661 ps	$t_{pLH} (C_L = 0.6 \text{ pF})$	890 ps	$E (C_L = 0.6 \text{ pF})$	17.3 pJ	<p>d. Determinare la larghezza W_N dei transistori NMOS in modo tale che la tensione di uscita $V_{OLmax} @ I_{OL} = 1 \text{ mA}$ sia pari a 0.4 V.</p> <table border="1" style="width: 100%; border-collapse: collapse;"> <tr> <td style="text-align: center;">W_N</td> <td style="text-align: center;">32.6 μm</td> </tr> </table>	W_N	32.6 μm				
$t_{pHL} (C_L = 0.6 \text{ pF})$	661 ps												
$t_{pLH} (C_L = 0.6 \text{ pF})$	890 ps												
$E (C_L = 0.6 \text{ pF})$	17.3 pJ												
W_N	32.6 μm												